



**Анализатор
логических сигналов
64 канальный
ЛА-64**

техническое описание и инструкция по эксплуатации

— Москва —
1998 г.

1. Введение.

Настоящее техническое описание и инструкция по эксплуатации содержит технические характеристики, изложение принципа действия и особенности использования анализатора логических состояний 64 канального.

2. Назначение.

Анализатор логических состояний 64 канальный предназначен для сбора и наблюдения логических состояний цифровых устройств на экране дисплея компьютера в виде временных диаграмм.

3. Технические данные.

Объем внутренней памяти 64 кБит/канал.

Анализатор может работать в синхронном или асинхронном режимах.

В асинхронном режиме частота внутреннего тактового генератора находится в пределах от 100 МГц до 10 Гц и изменяется с дискретностью, кратной 1:2:5. Погрешность установки частоты не более 0.1 %.

В синхронном режиме максимальная частота внешних тактовых импульсов 50 МГц. Минимальная длительность тактовых импульсов не менее 8 нс. Активный фронт - положительный, отрицательный.

Запуск может быть внутренним (программным) или внешним.

Допускается возможность комбинационного запуска по любому числу каналов от 1 до 64. Для формирования комбинационного запуска имеется цифровой компаратор, счетчики предыстории и послеистории. Положение запускающего слова относительно временной диаграммы зависит от счетчика предыстории и счетчика послеистории. Счетчики предыстории и послеистории могут устанавливаться в диапазоне от 0 до 65500 и показывают количество тактовых импульсов, пришедших до и после появления запускающего слова соответственно.

Напряжение порогового уровня - 1.4 В (ТТЛ).

Входное сопротивление каждого канала не менее 10 кОм. (может устанавливаться другим по желанию заказчика).

Анализатор выполнен в виде платы, устанавливаемой в компьютер.

Плата имеет размер 330*122 мм и занимает 1 (16 бит) разъем ISA. Ток потребления от источника 5В - 2.4 А.

4. Подготовка к работе.

Установите требуемый базовый адрес платы при помощи движкового переключателя SW1.



Базовый адрес определяется по формуле:

$$\text{addr} = (A9) \cdot 200h + (A8) \cdot 100h + (A7) \cdot 80h + (A6) \cdot 40h + (A5) \cdot 20h + (A4) \cdot 10h + (A3) \cdot 8h + (A2) \cdot 4h,$$

где a9...a2 равны 1, если движки переключателя стоят в верхнем положении;

a9...a2 равны 0, если движки переключателя стоят в нижнем положении.

Таблица адресов, занятых стандартными средствами IBM PC/AT, приведена в приложении 1. При изготовлении установлен базовый адрес платы - 320 (hex).

Запишите базовый адрес платы текстовым редактором в файл **Board.ini**.

[address]

addr=320.

Установите плату в компьютер и подключите к ней исследуемое устройство. (Установку проводить при выключенном компьютере).

Проведите диагностику памяти платы, выбрав команду меню **«Режим. Тест памяти платы»**.

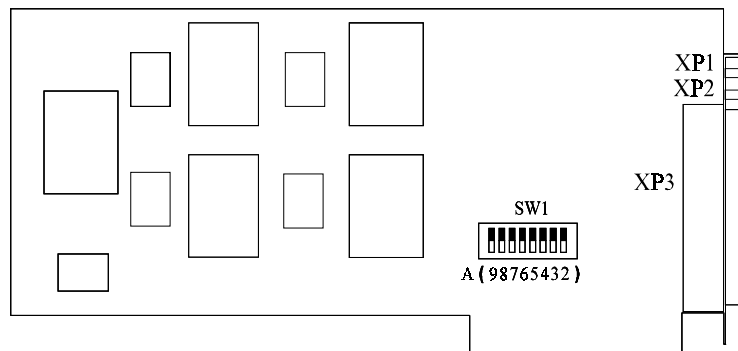


Схема расположения основных элементов на плате.

5. Проведение измерений.

5.1. Сбор информации в асинхронном режиме.

Сбор информации в асинхронном режиме производится следующим образом:

- Подключите входа данных и вход внешнего пуска **«Пуск»** (если он используется) к исследуемым узлам испытуемой схемы. (По возможности не подключайте зажимы к двум соседним выводам одной микросхемы.);
- загрузите программу (см. Программное обеспечение. (Руководство пользователя.));
- выберите внутренний источник тактовых импульсов кнопкой **«Внутренний»** и период тактовых импульсов в диалог-окне **«Такты»**;
- установите режим формирования запускающего слова в диалог-окне **«Запуск»**;
- настройте цифровые компараторы сигналов в диалог-окне **«Компаратор»**;
- установите предысторию и послеисторию в диалог-окне **«История»**. Если сумма предыстории и послеистории превышает максимальную величину буфера памяти, то реальные объемы запомненной информации будут отличаться от заданных. При этом приоритет имеет послеистория, так что предыстория будет занимать либо остаток памяти (если послеистория меньше буфера), либо ничего (если послеистория больше буфера). В последнем случае от послеистории будет записан ее последний временной участок ;
- дважды щелкните мышью по пиктограмме Сбор или нажмите команду меню **«Файл.Сбор данных»**.

В режиме программного пуска начинается сбор информации. В режиме внешнего пуска сбор информации начнется после появления сигнала на входе **«Пуск»**.

После цикла сбора в рабочей области главного окна открывается новое рабочее окно с собранными данными.

5.2. Сбор информации в синхронном режиме.

Сбор информации в синхронном режиме производится следующим образом:

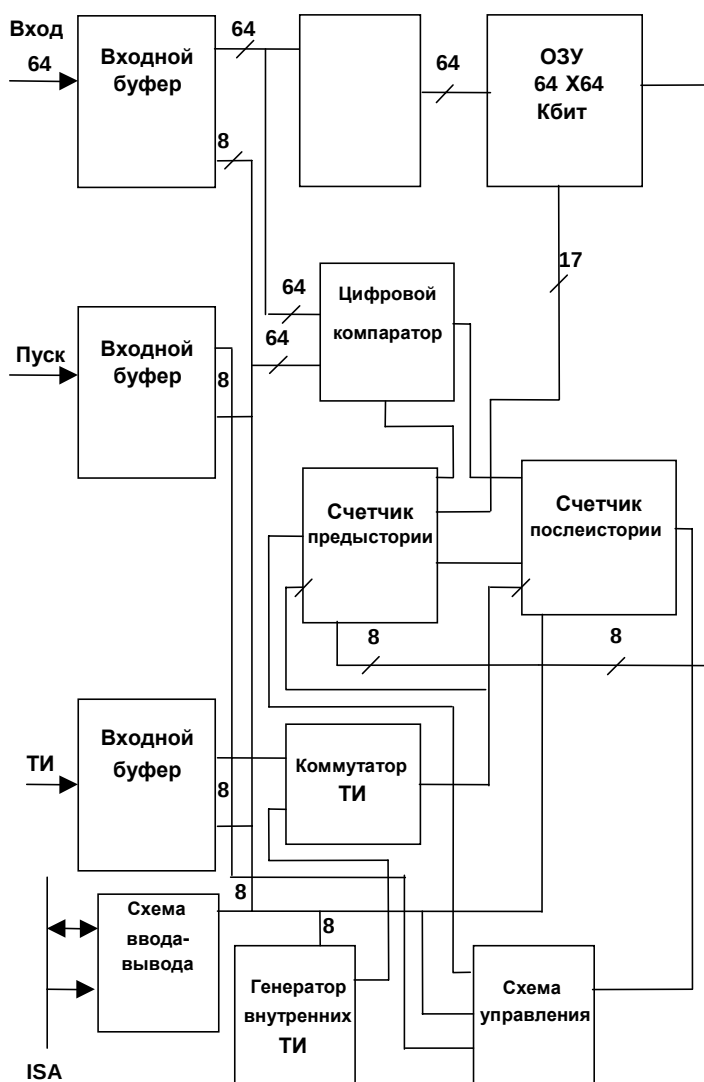
- подключите входа данных, тактовых импульсов **«ТИ»** и внешнего пуска **«Пуск»** (если он используется) к исследуемым узлам испытуемой схемы. (По возможности не подключайте зажимы к двум соседним выводам одной микросхемы.);
- загрузите программу (см. Программное обеспечение. (Руководство пользователя.));
- выберите внешний источник тактовых импульсов кнопкой **«Внешний»**;
- установите режим формирования запускающего слова в диалог-окне **«Запуск»**;
- настройте цифровые компараторы сигналов в диалог-окне **«Компаратор»**;
- установите предысторию и послеисторию в диалог-окне **«История»**;
- дважды щелкните мышью по пиктограмме Сбор или нажмите команду меню **«Файл.Сбор данных»**.

В режиме программного пуска начинается сбор информации, если есть тактовые импульсы. В режиме внешнего пуска сбор информации начнется после появления сигнала на входе "**Пуск**", если есть тактовые импульсы.

После цикла сбора в рабочей области главного окна открывается новое рабочее окно с собранными данными.

С помощью команд меню можно просмотреть и сохранить данные.

6. Структурная схема.



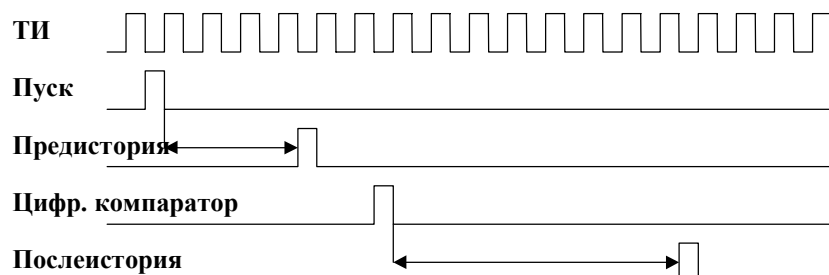
Исследуемый сигнал подается на входные буферы, установленные на плате через разъем DHR78F.

С выхода буферов сигнал поступает через схему поиска помех на запоминающее устройство и на цифровой компаратор. Схема поиска помех может включаться индивидуально для каждого канала.

Цифровой компаратор сравнивает код на линии данных с кодом, записанным в регистр компаратора. Регистр маски компаратора маскирует линии входных данных, по которым происходит сравнение в компараторе.

Работа цифрового компаратора разрешается, если установлен режим работы с компаратором и счетчик предыстории отсчитал число, записанное в него.

Счетчик послеистории начинает работу в зависимости от режима работы. В режиме работы без компаратора: счетчик послеистории начинает работать после поступления сигнала от счетчика предыстории. В режиме работы с компаратором: счетчик послеистории начинает работать после поступления сигнала от компаратора.



После окончания работы счетчика послеистории процесс сбора данных заканчивается и устанавливается сигнал готовности.

Счетчик предыстории и послеистории определяют количество слов записываемых в память.

Запуск анализатора может быть программный или с аналогового компаратора с регулируемым порогом срабатывания («Пуск»).

Период сбора данных определяется внешними тактовыми импульсами, поступающими с выносного аналогового компаратора с регулируемым порогом срабатывания («ТИ») или от внутреннего генератора через коммутатор тактовых импульсов. Период сбора данных в режиме внутреннего генератора определяется таймером.

Схема ввода-вывода позволяет выбирать базовый адрес платы анализатора, записывать в регистры платы, считывать данные из платы, тестировать память.

7. Комплект поставки.

- плата логического анализатора;
- разъем DHS78M;
- дискета с библиотекой программ управления логическим анализатором (Windows 3.1/95);
- документация на программное и техническое обеспечение.

Приложение 1.

Входные разъемы платы.

Разъем ХР1 (LEMO).

- Вход внешнего пуска.

Разъем ХР2 (LEMO).

- Вход внешних тактовых импульсов.

Разъем ХР3 (DHR78F).

Номер вывода		Номер вывода	
1	Вход 17	40	Вход 27
2	Вход 18	41	Вход 28
3	Вход 19	42	Вход 29
4	Вход 20	43	Вход 30
5	Вход 21	44	Вход 31
6	Вход 1	45	Вход 11
7	Вход 2	46	Вход 12
8	Вход 3	47	Вход 13
9	Вход 4	48	Вход 14
10	Вход 5	49	Вход 15
11	Вход 49	50	Вход 59
12	Вход 50	51	Вход 60
13	Вход 51	52	Вход 61
14	Вход 52	53	Вход 62
15	Вход 53	54	Вход 63
16	Вход 33	55	Вход 42
17	Вход 34	56	Вход 43
18	Вход 35	57	Вход 44
19	Вход 36	58	Вход 45
20	Вход 37	59	Вход 46
21	Вход 22	60	Вход 32
22	Вход 23	61	Общий
23	Вход 24	62	Общий
24	Вход 25	63	Общий
25	Вход 26	64	Общий
26	Вход 6	65	Вход 16
27	Вход 7	66	Общий
28	Вход 8	67	Общий
29	Вход 9	68	Общий
30	Вход 10	69	Общий
31	Вход 54	70	Вход 64
32	Вход 55	71	Общий
33	Вход 56	72	Общий
34	Вход 57	73	Общий
35	Вход 58	74	Общий
36	Вход 38	75	Вход 47
37	Вход 39	76	Вход 48
38	Вход 40	77	Общий
39	Вход 41	78	Общий

Приложение 2.

Таблица адресов, занятых стандартными средствами IBM PC/AT.

000-01f	Контроллер ПДП 1
020-03f	Контроллер прерываний 1
040-05f	Программируемый таймер
060-06f	Контроллер клавиатуры
070-07f	Часы реального времени
080-09f	Регистр страницы ПДП
0a0-0bf	Контроллер прерываний 2
0c0-0df	Контроллер ПДП 2
0f0-0ff	Математический сопроцессор
170-177	Накопитель на жестком диске 2
1f0-1f7	Накопитель на жестком диске
200-207	Игровой порт
278-27f	Принтерный порт 2
2c0-2df	Порты контроллера типа EGA 2
2f8-2ff	Порт контроллера последовательного интерфейса 2
300-31f	Плата прототипа
370-377	Контроллер накопителя на гибком диске 2
378-37f	Принтерный порт 1
380-38f	Порты устройства поддержки обмена данными по протоколу SDLC
3a0-3af	Бисинхронный порт 1
3b0-3df	Контроллер дисплея типа VGA
3b0-3bf	Монохромный адаптер дисплея
3c0-3cf	Улучшенный графический адаптер EGA
3d0-3df	Цветной графический адаптер CGA
3f0-3f7	Контроллер накопителя на гибком диске 1
3f8-3ff	Порт контроллера последовательного интерфейса 1

Оглавление

1. ВВЕДЕНИЕ.....	3
2. НАЗНАЧЕНИЕ.	3
3. ТЕХНИЧЕСКИЕ ДАННЫЕ.....	3
4. ПОДГОТОВКА К РАБОТЕ.....	3
5. ПРОВЕДЕНИЕ ИЗМЕРЕНИЙ.....	4
5.1. СБОР ИНФОРМАЦИИ В АСИНХРОННОМ РЕЖИМЕ.	4
5.2. СБОР ИНФОРМАЦИИ В СИНХРОННОМ РЕЖИМЕ.	4
6. СТРУКТУРНАЯ СХЕМА.....	6
7. КОМПЛЕКТ ПОСТАВКИ.....	7
<i>Приложение 1.....</i>	<i>8</i>
<i>Приложение 2.....</i>	<i>9</i>