АДАПТИВНЫЙ ДЕКОДЕР КОДОВ БЧХ И РИДА - СОЛОМОНА

Земляков А. Л., Конопелько В. К., Липницкий В. А.

Белорусский государственный университет информатики и радиоэлектроники
Беларусь, 220600, г. Минск, ул. П. Бровки 6
Тел.: (0172) 32 42 00, Факс.: (0172) 32 40 62
E - mail: kafsiut@gw.bsuir.unibel.by

Реферат: в работе представлен адаптивный декодер модифицированных БЧХ и РС-кодов, позволяющий в зависимости от статистики ошибок в канале корректировать двойные или однократные модульные ошибки с высоким быстродействием за счет использования однородных и однотипных схем коррекции.

Коды Рида - Соломона (РС - коды) и БЧХ, широко применяемые в современных системах передачи и хранения информации, предназначены для коррекции зависимых и случайных ошибок и при классическом методе декодирования требуют больших аппаратурных и временных затрат на нахождение локаторов ошибок [1,2].

Предложенные в [3,4] алгоритмы декодирования и устройства позволяют обеспечить коррекцию любых двухкратных и однократного модуля ошибок с высоким быстродействием. Однако специализированные БИС устройств обнаружения и исправления ошибок (УОИО) на основе таких алгоритмов жестко привязаны к коррекции двойных или модульных ошибок, что уменьшает число потребителей данных схем. Для расширения области потенциальных потребителей подобных БИС кодеков ниже рассматривается метод декодирования БЧХ и РС - кодов, позволяющий в зависимости от статистики ошибок в канале обеспечивать коррекцию двойных или модульных ошибок с высоким быстродействием с помощью однородных и однотипных схем коррекции. Это достигается путем перестановки части соответствующих разрядов проверочной матрицы внутри модулей, разбиения синдромов ошибок в подмножества, введения понятия нормы синдромов и блока выбора режима коррекции ошибок (случайных или зависимых).

В [5,6] показано, что путем выполнения операций над строками и столбцами (не меняющих корректирующих свойств) проверочные матрицы РС - кода можно преобразовать к виду:

$$H_1 = \begin{bmatrix} h^0 & h^1 & h^2 & \ldots\ldots & h^{2^b - 2} \\ h^N & h^{N-1} & h^{N-2} & \ldots\ldots & h^{N-2-2^b} \end{bmatrix}, \quad h^i = [\alpha^i\ \alpha^{i+1} \ldots \alpha^{i+b-1}].$$

При исключении в матрице H_1 повторяющихся степеней α^i, а следовательно и соответствующих подматриц h_i образуется укороченный однородный РС - код, задаваемый матрицей H_2 с числом подматриц $t < \left[\frac{2^b - 1}{b}\right]$ ([x] - целая часть числа x).

$$H_2 = \begin{bmatrix} h^0 & \ldots h^i & \ldots h^k \\ h^N & \ldots h^{N-i} & \ldots h^{N-k} \end{bmatrix} = \begin{bmatrix} \alpha^0 & \alpha^1 & \ldots & \alpha^{b-1} & \ldots \alpha^k & \alpha^{k+1} & \ldots & \alpha^{k+b-1} \\ \alpha^N & \alpha^{N-1} & \ldots & \alpha^{N-(b-1)} & \ldots \alpha^{N-k} & \alpha^{N-(k+1)} & \ldots & \alpha^{N-(k+b-1)} \end{bmatrix}.$$

Переставив столбцы в нижней половине укороченной матрицы H_2 на противоположные (в пределах модулей) и представив ее через элементы α^i получим следующую матрицу:

$$H_3 = \begin{matrix} h^0 & \ldots h^i & \ldots h^k \\ h^N & \ldots h^{N-i} & \ldots h^{N-k} \end{matrix} = \begin{matrix} \alpha^0 & \alpha^1 \ldots \alpha^{b-1} \ldots & \alpha^k & \alpha^{k+1} & \ldots \alpha^{k+b-1} \\ \alpha^{N-(b-1)} & \alpha^{N-1} \ldots \alpha^N \ldots & \alpha^{N-(k+b-1)} & \alpha^{N-(k+1)} & \ldots \alpha^{N-k} \end{matrix}.$$

В [7] показано, что проверочная матрица H_3 задает код, корректирующий двойные ошибки. Отсюда видно, что одни и те же столбцы в матрицах H_2 и H_3 (но с различным следованием в модулях) задают однородные коды, которые корректируют двойную (H_3) или модульную (H_2) ошибки.

Пример: Пусть b = 5, $N_m = i_h + j_h = 15$, тогда матрицы H_1, H_2 и H_3 имеют следующий вид:

$$H_1 = \begin{bmatrix} h^i \\ h^j \end{bmatrix} = \begin{bmatrix} h^0 & h^1 & h^2 & \ldots\ldots & h^{30} \\ h^{15} & h^{14} & h^{13} & \ldots\ldots & h^{16} \end{bmatrix}, \quad h^i = [\alpha^i \; \alpha^{i+1} \ldots \alpha^{i+b-1}].$$

$$H_2 = \begin{bmatrix} h^0 & h^5 & h^{10} & h^{15} & h^{20} & h^{26} \\ h^{15} & h^{10} & h^5 & h^0 & h^{26} & h^{20} \end{bmatrix} =$$

$$= \left[\begin{array}{c:c:c:c} \alpha^0\alpha^1\alpha^2\alpha^3\alpha^4 & \alpha^5\alpha^6\alpha^7\alpha^8\alpha^9 & \ldots & \alpha^{26}\alpha^{27}\alpha^{28}\alpha^{29}\alpha^{30} \\ \alpha^{15}\alpha^{16}\alpha^{17}\alpha^{18}\alpha^{19} & \alpha^{10}\alpha^{11}\alpha^{12}\alpha^{13}\alpha^{14} & \ldots & \alpha^{20}\alpha^{21}\alpha^{22}\alpha^{23}\alpha^{24} \end{array}\right].$$

$$H_3 = \begin{bmatrix} h^0 & h^5 & h^{10} & h^{15} & h^{20} & h^{26} \\ h^{15} & h^{10} & h^5 & h^0 & h^{26} & h^{20} \end{bmatrix} =$$

$$= \left[\begin{array}{c:c:c:c} \alpha^0\alpha^1\alpha^2\alpha^3\alpha^4 & \alpha^5\alpha^6\alpha^7\alpha^8\alpha^9 & \ldots & \alpha^{26}\alpha^{27}\alpha^{28}\alpha^{29}\alpha^{30} \\ \alpha^{19}\alpha^{18}\alpha^{17}\alpha^{16}\alpha^{15} & \alpha^{14}\alpha^{13}\alpha^{12}\alpha^{11}\alpha^{10} & \ldots & \alpha^{24}\alpha^{23}\alpha^{22}\alpha^{21}\alpha^{20} \end{array}\right].$$

Таким образом, при разработке БИС УОИО можно использовать однотипные матрицы H_2 (для коррекция одиночной модульной ошибки), и H_3 (для коррекции двойных ошибок) и тем самым получить БИС кодеков с различными функциональными возможностями. На рис. 1 приведена структурная схема БИС для совместной коррекции одиночной модульной или двойной ошибок.

В зависимости от выбранного режима коррекции (одиночные модульные или двойные ошибки) блок вычисления синдрома работает по матрице H_2 либо H_3, т. е. нахождение второй части (S_2) синдрома $S = (S_1, S_2)^т = (\alpha^i, \alpha^j)^т$ происходит по нижним подматрицам матриц H_2 или H_3, отличающихся друг от друга только перестановкой разрядов (что можно реализовать перестановкой отсчетов принятого сообщения). Далее полученный синдром поступает на дешифраторы указания степени элементов поля, с выходов которых снимается информация о «i» и «j» в унитарном коде, которая поступает на первую вентильную матрицу, где вычисляется норма синдрома N = i + j mod n. Коммутатор в блоке формирования и коммутации векторов норм синдромов (в соответствии с выбранным режимом коррекции) обеспечивает подключение на вторые входы второй вентильной матрицы сформированного вектора ошибок, а сигнал с выхода дешифратора α^i реализует в параллельном коде циклическую перестановку вектора ошибок. Таким образом на выходе второй вентильной матрицы имеется вектор двойной или модульной ошибки. Суммируясь в блоке коррекции со входной информацией этот вектор обеспечивает выдачу на выход схемы исправленных символов.

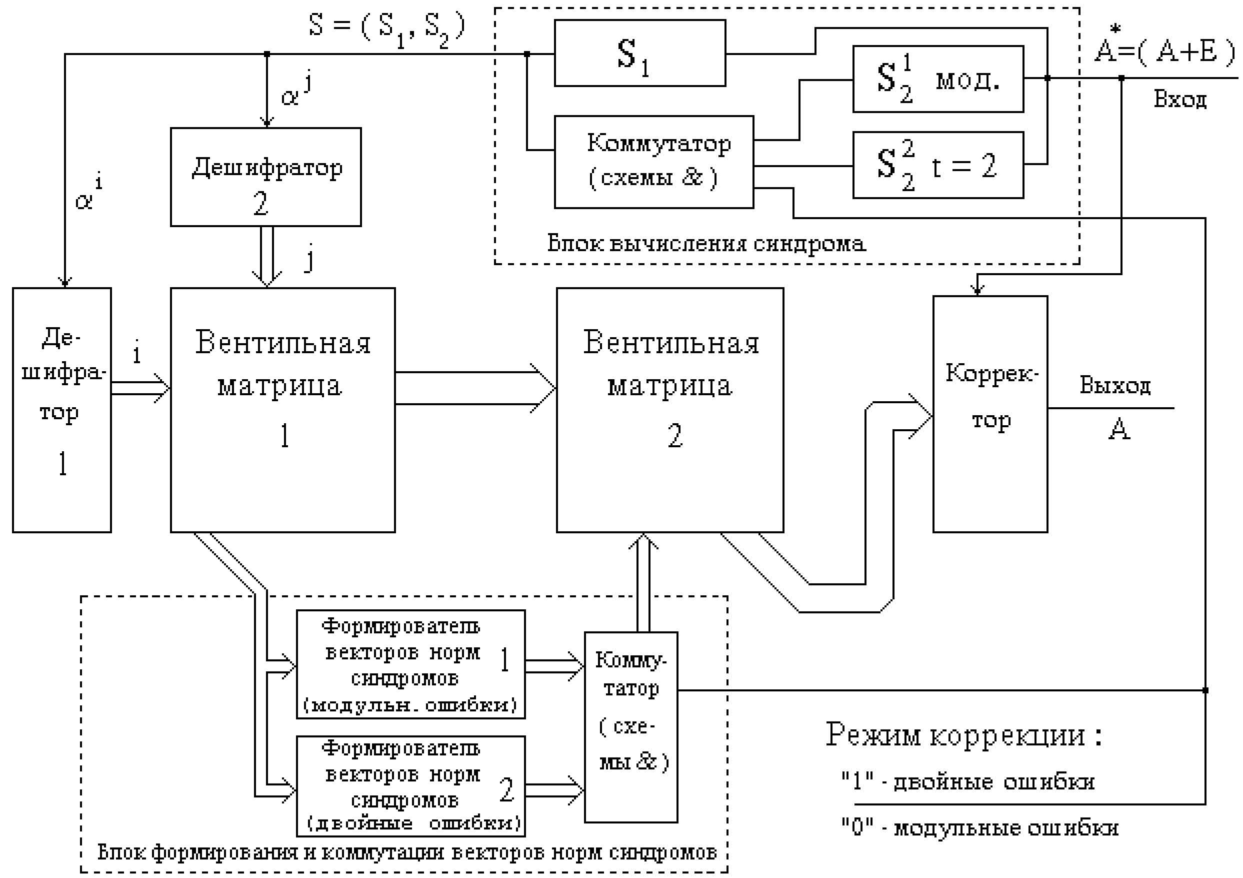

Рис. 1. Структурная схема устройства декодирования

Быстродействие данной схемы будет определяться задержками в дешифраторах, на вентильных матрицах (по одному элементу «&» в каждой), а также в блоке формирования и коммутации векторов норм синдромов. Данный декодер, обладая универсальностью, обеспечивает суммарную задержку сигнала коррекции значительно меньшую, чем при использовании традиционных методов, основанных на решении уравнений для нахождения локаторов ошибок.

Литература

1. Мак-Вильямс Ф. Дж.,Слоэн Дж.А. Теория кодов, исправляющих ошибки.-М.:Связь,1979.-744с.

2. Типикин А.П., Петров В.В., Бабакин Л.Г. Коррекция ошибок в оптических накопителях ин формации.- Киев:Навукова думка, 1990.-284 с.

3. А.с.1833968 А1 (СССР) Устройство декодирования для коррекции двойных ошибок / В. К. Конопелько. - Опубл. в Б. И. № 30, 1993.

4. А.Л. Земляков, В.К. Конопелько, В.А. Липницкий /Высокоскоростной декодер кода Рида-Соломона // Известия Белорусской инженерной академии № 1(7) / 1, 1999,с.79-80.

5. Огнев И.В., Сарычев К.Ф. Надежность запоминающих устройств.-М.:Радио и связь,1988.-224 с.

6. Kaneda S., Fujiwara E. /Single bute error correcting - double bute error detecting codes for memory systems // IEEE Trans., v. c-31, № 7, 1982, p. 596-602.

7. В.К. Конопелько, В.А. Липницкий, А.Л. Земляков /Однородные коды для БИС коррекции ошибок // Сборник научных трудов ИТК НАН РБ «Интеллектуальные системы», Минск, 1999, Вып. 2, с. 165-169.

THE ADAPTIVE DECODER OF BCH AND REED-SOLOMON CODES

Zemlakov A. L., Konopelko V. K., Lipnitsky V. A.

The Belarusian State University of Informatics and Radioelectronics
address: P. Brovka St. 6, Minsk, Belarus, 220600.
Ph.: (0172) 32 42 00, Fax: (0172) 32 40 62
E - mail: kafsiut@gw.bsuir.unibel.by

Abstract: This paper is devoted to the adaptive decoder of modified BCH and RS-codes which permit depending on statistics of errors in a channel to correct double or single modular errors with a fast response time at the expense of usage of homogeneous and one-type correction circuits.

The codes of Reed - Solomon (RS - codes) and BCH, widely applicable in modern transmission systems and storage of information are intended for correction of dependent and accidental errors and at a classic method of decoding require large hardware and temporary costs of finding of error radars [1,2].

Offered in [3,4] algorithms of decoding and the devices allow to ensure correction of any double and single module of errors at a fast response time. However specialized LSI circuit of detection units and the error-checkings (CDEC) on the basis of such algorithms are hardly bound to correction of double or modular errors that reduces number of customers of the data of the schemes. For the extension of area of potential customers the similar LSI circuit of codecs a method of decoding BCH and RS - codes permitting depending on statistics of errors in a channel to provide correction of double or modular errors with a fast response time with the help of homogeneous and one-type correction circuits is estimated below. It is reached by shuffle of a part of the corresponding discharges of a verifying matrix inside modules, splitting of syndromes of errors in subsets, introducing of concept of the norm of syndromes and unit of selection of a mode of error correction (random or dependent).

In [5,6] is shown, that by fulfilment of operations above lines and columns (not changing correcting properties) the verifying matrixes RS - code can be converted to the homogeneous RS - code (matrix H_1). At exception in a matrix H_1 of recurring degrees α^i, and consequently and applicable submatrixes h_i the code assigned to a matrix H_2 is shortened homogeneous Reed - Solomon code. Having rearranged columns in the lower half of shortened matrix H_2 on opposite (within the limits of modules) and having presented it through elememts α^i, we shall receive the matrix H_3. In [7] is shown, that the verifying matrix H_3 sets the code correcting a double error. From here it is clear, that the same columns in matrixes H_2 and H_3 (but with different following in modules) set homogeneous codes, which one correct double (H_3) or modular (H_2) errors.

Thus, at designing the LSI circuit (CDEC) it is necessary to use one-type matrixes H_2 (for correction of a single modular error), and H_3 (for correction of double errors) and by that to receive a LSI circuit of codecs with different functional capabilities. In a fig. 1 the structural scheme of the decoder is given.

Depending on a selected mode of correction (single modular or double error) the unit of calculus of a syndrome works on a matrix H_2 or H_3. The calculation of the second part (S_2) of a syndrome $S =(S_1, S_2)^T =(\alpha^i , \alpha^j)^T$ takes place on the lower submatrixes of matrixes H_2 or H_3. This matrixes distinguished from each other only by shuffle. Further obtained syndrome is sent on decoders of the indicating of a degree of field members, the information about «i» and «j» in the unitary code is removed from outputs which sent to the maiden gate array, where the norm of a syndrome $N = i + j \bmod n$ is calculated. The commutator in a shaping unit and switching of vectors of syndrome norms (in according to a selected mode of correction) provides switching on the second inputs of the second gate array of the formed vector of errors, and the signal from an output of the decoder α^i will realise in the parallel code a circular shift of vector of errors. Thus on an output of the second gate array there is a vector of a double or modular error. Being summed in a corrector with an input information this vector provides issue on an output of the scheme of fitted characters.

The response of the given scheme will be determined by delay in decoders, on gate arrays (on one element «&» in each), and also in a shaping unit and switching of vectors of syndrome norms. The given decoder provides a general signal delay of correction smaller than at usage of conventional methods grounded on the solution of equations for finding of radars of errors.

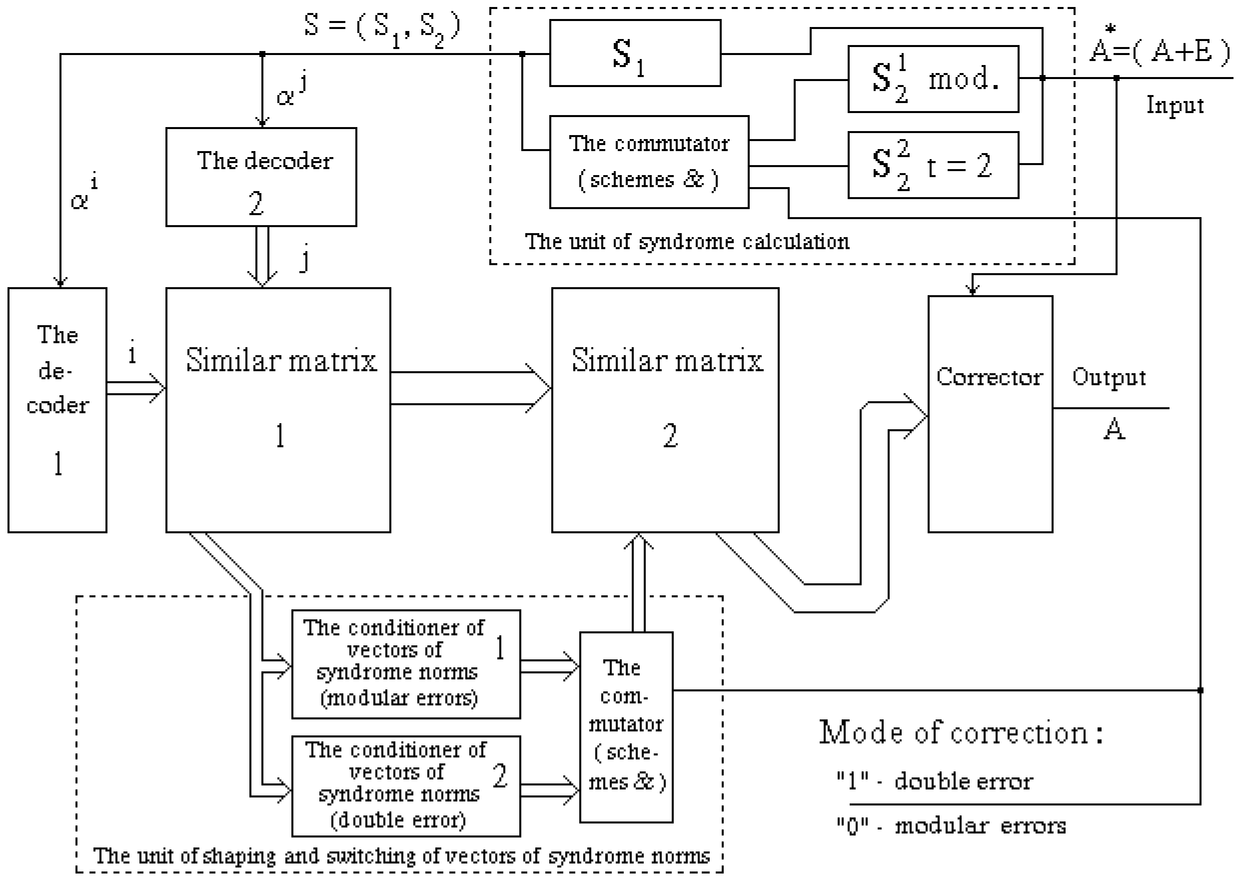

Fig. 1. The structural scheme of the decoder

REFERENCES

1. F.J. MacWilliams and N.J. A. Sloane The Theory of Error-Correcting Codes.-New York: North-Holland, 1977.

2. Tipikin A.P., Petrov V.V., Babakin L.G. Error correction in optical storages of informations.-Kiev:Navukova dumka, 1990.

3. A. s. 1833968 A1 (USSR) The device of decoding for correction of double errors / Publ. in B. I. № 30, 1993.

4. A.L. Zemlakov, V.K. Konopelko, V.A. Lipnitsky /The High-speed decoder of Reed - Solomon code // Izvestiya Belarusian engineering academy № 1 (7) / 1, 1999, p. 79-80.

5. Ognev I.V., Sarichev K.F.,Reliability of storing devices -M.:Radio i svyaz, 1988.

6. Kaneda S., Fujiwara E. /Single bute error correcting - double bute error detecting codes for memory systems // IEEE Trans., v. C-31, № 7, 1982, p. 596-602.

7. V.K. Konopelko, V.A. Lipnitsky , A.L. Zemlakov /Homogeneous codes for error correcting LSI // Sbornik nauchnix trudov ITC NAS RB « Intellectual systems », Minsk, 1999, v. 2, p. 165-169.