ПОСТРОЕНИЕ СТРУКТУРНЫХ СХЕМ ЦИФРОВЫХ ВЫЧИСЛИТЕЛЬНЫХ СИНТЕЗАТОРОВ ЧАСТОТЫ

Ямпурин Н.П.

Арзамасский филиал НГТУ

В последнее время наиболее широко системы синтеза частот (ССЧ) строятся с применением вычислительного метода синтеза частот, что связано, прежде всего, с успехами в развитии элементной базы - появлением цифровых накопителей (ЦН) фазы, цифро-аналоговых преобразователей и других цифровых устройств [1]. Такие ССЧ называются цифровые вычислительные синтезаторы (ЦВС).

В качестве исходной для анализа возьмем математическую модель (далее матмодель) в виде основной формулы синтеза частот $f_c = mf_0/n$, где f_c и f_0 – синтезируемая и опорная частоты соответственно, *m* и *n* – положительные числа. Величина постоянного числа *n* определяет шаг $\delta = f_0/n$ синтезируемых частот, а $m = \overline{0, m_{max}}$ - переменное число, максимальное значение которого (m_{max}) определяет диапазон частот ЦВС. Применительно к аналоговым ССЧ задача реализации матмодели впервые была решена в [2]. В данной работе решается задача реализации матмодели применительно к ЦВС на множестве переменных чисел $C = \overline{0, C_{max}}$, где $C_{max} \ll m_{max}$, т.е. $f_c \gg f_0$. Для её решения используем подход, развитый в [2], далее проводится анализ двух основных матмоделей.

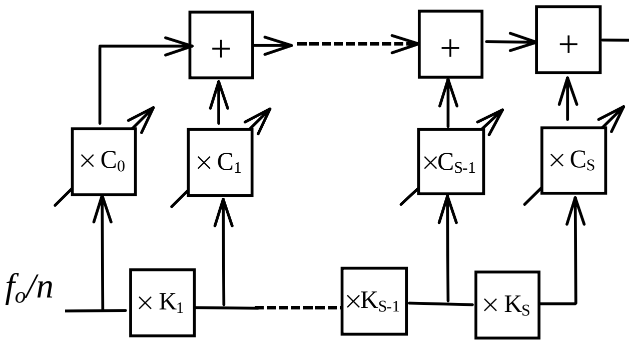

Рис.1. Структура ССЧ, соответствующая разложениям неполных частных числа *m*

Первая матмодель основана на разложении остатков переменных чисел, которые образуются при разложении *m* и представлена формулой

$$f_c = \left(B_1K_1 + \left(B_2K_2 + \ldots + \left(B_SK_S + D_{S-1}\right)\ldots\right)\right)f_0/n, \qquad (1)$$

где $D_{S-1} = \overline{0, (K_{S-2} - 1)}, B_j = \overline{0, B_{jmax}} \left(j = \overline{2, S}\right)$ - переменные числа, а K_j - постоянные числа ($K_i > K_{i+1}$).

Структура, соответствующая (1), содержит сумматоры, умножители с переменными коэффициентами умножения (УПКУ) в B_j и D_{S-1} раз и умножители с фиксированными коэффициентами умножения (УФКУ) в K_j раз [2]. Она называется схемой со сложением импульсных последовательностей (СИП) [4]. Условия реализации структуры:

$$B_{i\max} = ent\left(K_{i-1}/K_{i1}\right) \le C_{\max}, i = \overline{2, S-1}, \quad K_S \le C_{\max} \qquad (2)$$

делают ее принципиально неоднородной, поэтому она не анализируется.

Вторая матмодель основана на разложении неполных частных переменных чисел, образующихся при разложении *m*:

$$f_c = (C_0 + (C_1 + (C_2 + \ldots + (C_{S-1} + B_SK_S)K_S)\ldots)K_2)K_1)\, f_0/n, \qquad (3)$$

где $C_i = \overline{0, K_i - 1}, B_S = \overline{0, B_{smax}}$ - переменные числа, причем $B_{j\max} = ent[B_{(j-1)\max} / K_j]$, $\left(j = \overline{2, S}\right)$.

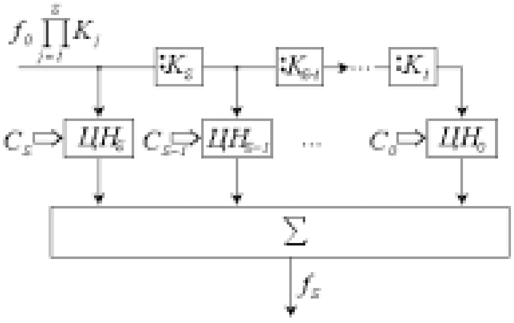

Рис. 2. Трансверсальная схема СИП

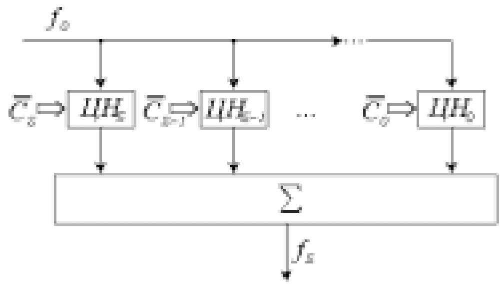

Рис. 3. Каноническая схема СИП

$$C_{S max} = B_{S max} \le C_{max}; K_j = C_{max}, i = \overline{1, S-1} \tag{4}$$

Структура, соответствующая (3), приведена на рис. 1. Ее основное преимущество – возможность выбора $K_j = const(\, i = \overline{1, S}\,)$, что позволяет строить структуры с повторяющимися элементами. Если раскрыть скобки в выражении (3), то можно записать:

$$f_c = \left(C_0 + C_1 K_1 + C_2 K_1 K_2 + \ldots + C_{S-1} \prod_{j=1}^{S-1} K_j + C_S \prod_{j=1}^{S} K_j \right) f_0 \big/ n \,, \tag{5}$$

откуда видно, что выражение в скобках – это запись числа m в позиционной системе со смешанными основаниями $K_1, K_2, \ldots K_S$. Даже при наличии ограничений типа (4) можно формировать сколь угодно большие $\prod_{j=1}^{i} K_j$ в схеме на рис.1, чего нельзя получить в схеме, соответствующей (1). Недостаток структуры (рис.1) – использование УФКУ, чтобы их исключить есть два пути преобразования структуры. Первый путь состоит в замене операций умножения на обратную ей – деление. Для этого умножим числитель и знаменатель (3) на $\prod_{j=1}^{S} K_j$ и получим:

$$f_c = \prod_{j=1}^{S} K_j \left(\sum_{i=1}^{S} C_i \prod_{j=i+1}^{S} K_j^{-1} \right) f_0 \big/ n \tag{6}$$

Выражению (6) можно поставить структурную схему, которая пригодна для реализации на основе ЦН [1], используемых в качестве УПКУ. Соответствующая схема приведена на рис.2. Все ЦН имеют ёмкость $R=n$, но коды C_i записываются в ЦН с разными частотами, равными $f_0 \Big/ \prod_{j=i+1}^{S} K_j$ $\left(i = \overline{0, S}\right)$, причем, для любого из этих кодов $C_i = \overline{0, R-1}$, где $R \le C_{max}$. Сумматоры схемы (рис.2) выполнены в виде одного блока.

Внешне структурная схема на рис.2 совпадает со структурной схемой трансверсального цифрового фильтра [3], поэтому схему (рис.2) можно назвать трансверсальной схемой СИП.

Второй путь преобразования структуры (рис.1) получим, если записать (6) в виде:

$$f_c = \sum_{i=1}^{S} f_i = \sum_{i=0}^{S} \left(\overline{C_i}\, f_0 \big/ n \right), \tag{7}$$

где $\overline{C_i} = C_i \prod_{j=1}^{i} K_j$ - некоторое число, которое можно рассматривать как код, записываемый в i-ый ЦН; тогда вместо схемы (рис.2) придем к схеме рис.3.

В этой схеме отсутствуют делители частоты, а работа любого ЦН идет на фиксированной опорной частоте f_0, но «платить» за это придется увеличением записываемых кодов $\overline{C_i}$ по сравнению со схемой на рис.2. Поскольку схема (рис.3) содержит только сумматор и *(S+1)* накопитель, т.е. минимально возможное число элементов, то её можно назвать канонической по аналогии с цифровыми фильтрами [3].

Литература

1. Зильберберг Я.Е., Теаро В.И., Ямпурин Н.П. Прямой цифровой синтез частот: Учебное пособие - Омск: ОмПИ, 1991.- 76с.
2. Алехин Ю.И., Богатырев Ю.К., Ямпурин Н.П. Теория построения функциональных структур синтеза частот. – Техника средств связи. Серия Радиоизмерительная техника, 1978, вып.4, с.1-7.
3. Баскаков С.И. Радиотехнические цепи и сигналы. – М.: Высшая школа, 1983
4. Котов В.С. Синтезаторы частот, основанные на сложении импульсных последовательностей. – Радиотехника, 1971, №5, с.65.

CONSTRUCTION OF THE BLOCK DIAGRAMS OF DIGITAL SYSTEMS OF SYNTHESIS OF FREQUENCY

Yampurin N.
The Arzamas Department of Nighny Novgorod State Technical University
E-mail: yampurin@arzamas.nnov.ru

In the report the construction of systems of synthesis of frequencies (SSF) is considered on the basis of digital accumulator (DA) of a phase [1]. As initial for the analysis we shall take mathematical model (further mathmodel) as a basic formula of synthesis of frequencies $f_c = mf_0 / n$, where f_c and f_0 - synthesized and basic frequency accordingly, *m* and *n* - positive numbers.

In the report the mathmodel based on decomposition of incomplete individual variable numbers, formed is considered at decomposition *m*:

$$f_c = (C_0 + (C_1 + (C_2 + \ldots + (C_{S-1} + B_S K_S) K_S) \ldots) K_2) K_1) f_0 / n \quad (1)$$

where $C_i = \overline{0, K_i - 1}, B_S = \overline{0, B_{s\,max}}$ - variable numbers. The structure appropriate (1), contains adders, multipliers with variable factors of multiplication (MVFM) in C_i, B_j and D_{S-1} of time and multipliers with the constant factors of multiplication (MCFM) in K_j of time. The output pulse sequence is formed as a result of summation of separate pulse sequences, it refers to as the circuit with addition of pulse sequences (APS). The advantage of such structure - opportunity of a choice $K_j = const(i = \overline{1,S})$, that allows to design the circuits with repeating elements. Expression (1) is possible to write down as:

$$f_c = \left(C_0 + C_1 K_1 + C_2 K_1 K_2 + \ldots + C_{S-1} \prod_{j=1}^{S-1} K_j + C_S \prod_{j=1}^{S} K_j \right) f_0 \big/ n \quad (2)$$

Whence it is visible, that the expression in brackets is a record of number *m* in item system with the mixed bases $K_1, K_2, \ldots K_S$. Lack of structure - use MCFM, that them to exclude there are two ways of transformation of structure. The first way consists in replacement of operations of multiplication by opposite to it is division. Then it is possible to receive the block diagram, which is suitable for realization on a basis DA, used in quality MVFM. All DA have capacity *R=n*, but the codes C_i inputs in DA with different frequencies equal $f_0 \Big/ \prod_{j=i+1}^{S} K_j \; \left(i = \overline{0,S}\right)$, and, for any of these codes $C_i = \overline{0, R-1}$, where $R \le Cmax$. Externally block diagram of structure coincides with the block diagram transversal of the digital filter (DF).

The second way. Expression (1) is possible to write down as:

$$f_c = \sum_{i=1}^{S} f_i = \sum_{i=0}^{S} \left(\overline{C_i} f_0 \big/ n \right) \quad (3)$$

where $\overline{C_i} = C_i \prod_{j=1}^{i} K_j$ - it is possible to consider some number, which as a code which is written down in *i*-th DA; then instead of the circuit we shall come to the circuit In this circuit there are no dividers of frequency, and the work anyone DA goes on the fixed basic frequency f_0. The circuit contains only adder and *(S+1)* the store (minimally possible number of elements), when it is possible to name canonic by analogy to DF.