

ПРОТОКОЛ ПЕРЕДАЧИ ДАННЫХ ЧЕРЕЗ ОПТИЧЕСКУЮ ЛИНИЮ СВЯЗИ И ШИНУ CCBUS

Смехов Д.Г.

ЗАО «Инструментальные Системы»

Введение

В процессе построения современных систем сбора данных всё чаще требуется выносить первичные преобразователи как можно ближе к источнику сигнала. При этом требуется обеспечить большую пропускную способность канала передачи и простоту управления удалённым устройством. Часто требуется обеспечить гальваническую развязку. Для решения таких задач фирмой «Инструментальные Системы» разрабатывается семейство автономных модулей на основе шины CCBUS. В данной работе представлен протокол, который используется на шине CCBUS и при передаче через оптический канал связи.

Постановка задачи

При разработке протокола были поставлены следующие задачи:

1. Максимальная скорость при передаче непрерывного потока данных.
2. Передача команд на выполнение операций чтения/записи в пакетном режиме.
3. Независимость протокола от специфики базового модуля и коммуникационного модуля.
4. Подключение к другому базовому модулю через интерфейс ADM.
5. Минимизация загрузки сигнального процессора.
6. Минимизация загрузки ПЛИС.

Принципы решения

По принципу построения протокол подобен таким стандартным протоколам как PCI-Express [1], Rapid-I/O [2], Ethernet. В нём выделяются четыре уровня:

1. Уровень физического интерфейса (Physic Layer)
2. Уровень линка (Data Link Layer)
3. Уровень транспорта (Transport Layer)
4. Уровень транзакций (Tranzaction Layer)

Применение стандартных протоколов PCI-Express, Rapid-I/O выглядит очень привлекательно, но, к сожалению, их реализация требует больших ресурсов ПЛИС. Протокол Ethernet 1G, либо требует серьёзных затрат ресурсов сигнального процессора, либо также требует серьёзных затрат внутри ПЛИС. Протоколы PCI-Express, Rapid-I/O не предназначены для непосредственного подключения такой сущности как FIFO. В этих протоколах есть механизм передачи блока данных по фиксированному адресу, но нет механизмов передачи состояния заполнения FIFO. Это значительно усложняет механизм объединения нескольких FIFO через шину. Особенностью разработанного протокола является то, что все четыре уровня реализованы в ПЛИС, причём для их реализации требуется достаточно мало ресурсов. Для передачи состояния заполнения FIFO предусмотрен механизм постоянной передачи слова флагов.

Уровень физического интерфейса

В настоящий момент существуют два варианта узла уровня физического интерфейса:

- Для подключения к модулю SFP
- Для подключения к шине CCBUS

Данный узел обеспечивает приём и передачу пакетов данных. Обеспечивается формирование и соответственно распознавание пакетов.

Уровень линка

Уровень линка обеспечивает надёжную передачу пакетов данных. Для этого в нём есть входной и выходной буфер данных. Каждый буфер обеспечивает хранение четырёх пакетов данных. Максимальный размер пакета – 128 слов шириной 32 разряда. Один буфер имеет размер 512x32 и занимает один блок памяти в ПЛИС Spartan-3. Формат пакета данных:

- LCMD - слово команды
- LFLAG - слово флагов
- DATA - пакет данных (128 слов)
- LCRC - контрольная сумма

Слово команды содержит порядковый номер пакета, номер последнего правильно принятого пакета, флаг наличия пакета данных и байт сигнатуры.

Слово флагов – это 32-х разрядное слово, которое передаётся от передающего узла к приёмному. Уровень линка это слово никак не использует. Флаги используются на старших уровнях, например для индикации занятости FIFO.

Для того, что бы принятый пакет был признан правильным, должны выполняться три условия:

- Корректное значение сигнатуры.
- Ожидаемый номер пакета.
- Правильная контрольная сумма.

Принятый пакет сохраняется во входном буфере, и если пакет признан правильным, то формируется сигнал готовности для уровня транспорта.

При отсутствии данных для передачи непрерывно передаются пакеты только из трёх слов: LCMD, LFLAG, LCRC. Т.е. постоянно передаётся номер последнего правильно принятого пакета и слово флагов. Передающий узел хранит пакет данных в буфере до тех пор, пока не придёт подтверждение приёма пакета. Если подтверждения нет, то срабатывает таймер и передача пакета повторяется. В отличие от PCI-Express и Rapid-I/O не предусмотрен механизм запроса повторной передачи пакета. Повторная передача только по таймеру.

Уровень транспорта

Уровень транспорта обеспечивает передачу пакета заданному абоненту. В пакете данных первые два слова обрабатываются узлом транспортного уровня. Первое слово это сигнатура, второе слово – адрес. Адрес представляет собой восемь четырёхбитных полей. Младшие четыре бита определяют номер порта, в который передаётся пакет данных. В настоящий момент реализовано четыре порта:

- Порт 0 – замыкание, предназначен для реализации режима LoopBack.
- Порт 1 – доступ к регистрам.
- Порт 2 – трансляция пакета к следующим узлам.
- Порты 4 и 5 – два внутренних FIFO.

При попадании в порт 2, слово адреса сдвигается на четыре бита вправо. Таким образом, уровень транспорта обеспечивает относительную адресацию узлов сети, по которой передаётся пакет данных.

Уровень транзакций

Уровень транзакций предназначен для реализации доступа к регистрам. Есть несколько типов пакетов, которые различаются режимом адресации:

- Чтение или запись массива по фиксированному адресу.
- Чтение или запись массива по нарастающему адресу.
- Чтение или запись массива по произвольному адресу.

В первых двух случаях, значение адреса передаётся только один раз. В третьем случае адрес передаётся для каждого слова.

В пакете также передаётся 4-х битный код шины. Код шины предназначен для выбора адресного пространства, к которому производится обращение. В настоящий момент реализованы следующие пространства:

- Внутренние регистры ПЛИС.
- Регистры локальной шины процессора базового модуля.
- Прямые регистры интерфейса ADM.
- Косвенные регистры интерфейса ADM.

Моделирование системы

Разработка протокола была бы невозможна без проведения моделирования поведения отдельных компонентов и всей системы в целом. Модель системы построена на принципах изложенных в работах [3] и [4] и включает в себя: модель процессора ADSP-TS201S, проект ПЛИС ADM, линию связи, проект ПЛИС ССР, проект ПЛИС HOST ADP101E1. Все модели написаны на языке VHDL. По результатам построения системы разработана отдельная поведенческая модель для шины ССBUS и оптической линии связи.

Построение системы сбора данных

На рисунке ниже представлена система сбора данных, которая реализована на основе данного протокола. Назначение системы – оцифровка аналогового сигнала, формирование потока данных ~ 50 МБайт/с, предварительная обработка и передача потока в HOST компьютер. Модуль АЦП должен быть отдалён от HOST компьютера на расстояние 15 м.

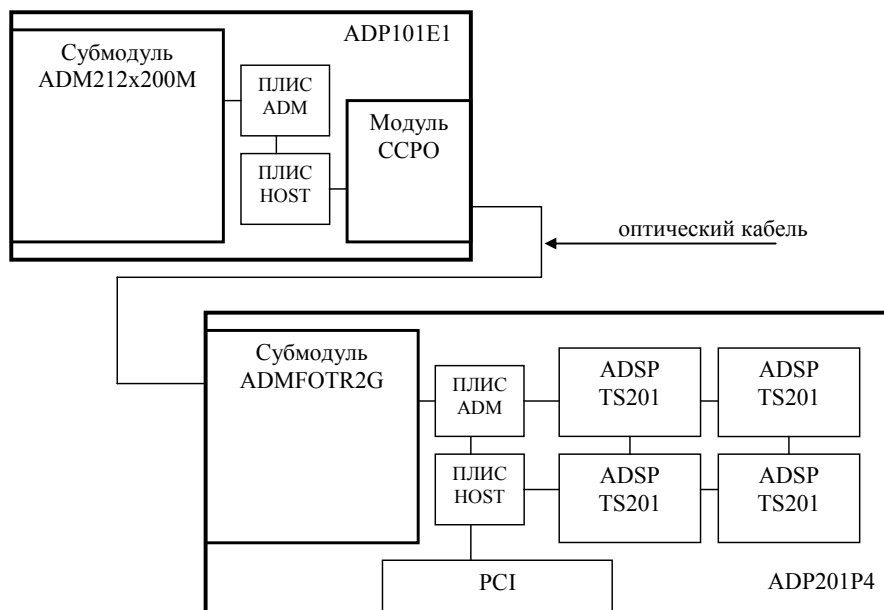


Рис. 1

Состав системы:

1. ADP101E1 – автономный модуль сбора данных. В данном случае представлен беспроцессорный вариант модуля.
2. ADP201P4 – базовый модуль ЦОС. Содержит четыре процессора ADSP-TS201S.
3. ADM212x200M – submodule АЦП. Содержит два 12-ти разрядных АЦП с частотой дискретизации 200 MHz.
4. Модуль ССРО – модуль коммуникационного процессора. Обеспечивает подключение ADP101E1 к оптической линии связи.
5. Submodule ADMFOTR2G – обеспечивает подключение ADP201P4 к оптической линии связи.

Результаты

В процессе разработки достигнуты следующие результаты:

1. Средняя скорость при передаче непрерывного потока данных 108 Мбайт/с
2. Принятый способ адресации пакетов данных не зависит от конкретной реализации модулей системы.
3. Минимальное участие сигнального процессора. Передача потока происходит с использованием каналов DMA.
4. Узел подключения к линии связи занимает 12 % от ПЛИС Spartan 3 XC3S400;
5. Разработана VHDL модель шины CCBUS и оптической линии связи.

Литература

1. Adam H. Wilen, Justin P. Schade, Ron Thornburg «Introduction to PCI Express. A Hardware and Software Developer's Guide», 2003
2. «RapidIO Interconnect Specification» RapidIO Trade Association, 2002
3. Смехов Д.Г. «VHDL модель для платы ADP33PCI»/ М., CHIP NEWS №5 2002
4. Смехов Д.Г. Применение узлов цифровой обработки сигналов в составе интерфейса ADM: доклад на международной конференции «Цифровая обработка сигналов и её применение 2004», М., 2004

In the given work the specification of data transmission for connection of self-contained modules of firm «Instrumental Systems» is presented. In the specification four levels - physical, data link, transport, transactions are allocated. All levels are realized inside the FPGA. The specification provides correction of errors. The variant of system based on modules ADP101E1, ADP201P4 and the optical communication line are proposed.